

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



DE 0013601

REC'D 12 JAN 2001	
WIPO	PCT

4

#2

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 199 48 899.1

Anmeldetag: 11. Oktober 1999

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Verfahren und Schaltungsanordnung zur digitalen Frequenzkorrektur eines Signals

IPC: H 04 L, H 04 Q

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 7. November 2000
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Seiler

Seiler



Beschreibung

Verfahren und Schaltungsanordnung zur digitalen Frequenzkorrektur eines Signals

5

Die Erfindung betrifft ein Verfahren und eine Schaltungsanordnung zur digitalen Frequenzkorrektur eines Signals, insbesondere zum Einsatz in einer Sender-/Empfängerschaltung, gemäß dem Oberbegriff von Patentanspruch 1 bzw. 7.

10

In Sender-/Empfängerschaltungen (Transceiver) werden lokale Oszillatoren zur Erzeugung einer Referenzfrequenz eingesetzt. Insbesondere aufgrund von Produktionstoleranzen, Temperatur- und Versorgungsspannungsschwankungen kann es zu unerwünschten Schwankungen der Referenzfrequenz kommen. Dies bewirkt, daß die zu verarbeitenden Signale ebenfalls große Frequenzschwankungen aufweisen und dadurch die Leistung der Sender-/Empfängerschaltung verringert wird.

15

Um dem entgegen zu wirken, werden beispielsweise teure und qualitativ hochwertige Oszillatoren, die eine sehr stabile, d.h. schwankungsfreie und genaue Referenzfrequenz erzeugen, in den Sender/Empfängerschaltungen eingesetzt. Ebenso können auch spannungsschwankungs- und temperaturkompensierte Oszillatoren zur Verringerung der Spannungsschwankungs- und Temperaturabhängigkeit der Referenzfrequenz verwendet werden. Ferner werden häufig sogenannte automatische Frequenzkorrekturregelkreise (AFC-Loop: automatic frequency correction loop) zur genauen Einstellung der lokalen Referenzfrequenz benutzt.

25

30

Nachteilig ist dabei jedoch, daß diese Lösungen einerseits teuer und andererseits schaltungstechnisch sehr aufwendig sind.

35

Um die Kosten einer Sender-/Empfängerschaltung insbesondere für den Einsatz in Massenprodukten wie Mobiltelefonen niedrig zu halten, bietet sich die Benutzung von billigen Oszillato-

ren an, die weder eine Spannungsversorgungs- noch Temperaturkontrolleinrichtung aufweisen. Jedoch kann insbesondere in solchen Produkten keine zu große Schwankung der Referenzfrequenz toleriert werden. Daher ist unbedingt eine nachträgliche Korrektur der Frequenz von zu verarbeitenden Signalen notwendig.

Mathematisch kann ein Frequenzkorrekturvorgang eines Basisbandsignals x in einer Sender/Empfängerschaltung beispielsweise eines Mobilfunkempfängers wie folgt dargestellt werden:

Die Abtastwerte $x(k)$ des Basisbandsignals $x(k) = i(k) + j \cdot q(k)$ (mit $j = \sqrt{-1}$), dessen Symbole eine Symboldauer T aufweisen, werden mit den Abtastwerten eines (komplexen) Frequenzkorrektursignals $z(k) = 2\pi f \cdot T/m \cdot k$ multipliziert, wobei m der sogenannte Überabtastfaktor ist; diese Multiplikation im Zeitbereich entspricht im Frequenzbereich einer Frequenzverschiebung des Basisbandsignals $x(k)$ um die Frequenz f . In der komplexen Signal-Zeigerebene stellt dies eine Drehung des "Zeigers" $x(k)$ um den Winkel $z(k)$ dar:

$$\begin{aligned} x(k) \cdot \exp(j z(k)) &= [i(k) + j \cdot q(k)] [\cos(z(k)) + j \cdot \sin(z(k))] \\ &= [i(k) \cos(z(k)) - q(k) \sin(z(k))] + \\ &\quad j \cdot [i(k) \cdot \sin(z(k)) + q(k) \cdot \cos(z(k))], \end{aligned}$$

Je genauer und feiner einstellbar nun das Frequenzkorrektursignal $z(k)$ ist, desto besser fällt die Frequenzkorrektur aus, d.h. in feineren Schritten kann der "Zeiger" $x(k)$ in der komplexen Ebene gedreht werden.

Es wäre beispielsweise möglich, durch digitale Multiplizierer und Koeffiziententabellen für die Sinus- und Kosinus-Funktion die Frequenzkorrektur gemäß der obigen Gleichung zu berechnen, allerdings bedingt dies einen sehr großen schaltungs-technischen Aufwand, der eine solche Lösung teuer und aufwendig macht. Insbesondere bei einer Ausführung als inte-

grierte Schaltung benötigt diese Lösung eine große Chipfläche und ist daher sehr teuer.

- 5 Aufgabe der Erfindung ist es daher, ein Verfahren und eine Schaltungsanordnung zur digitalen Frequenzkorrektur, insbesondere zum Einsatz in einer Sender-/Empfängerschaltung, anzugeben, die mit geringem schaltungstechnischen Aufwand eine sehr genaue Frequenzkorrektur erzeugt.
- 10 Diese Aufgabe wird durch ein Verfahren mit den Merkmalen von Patentanspruch 1 und eine Vorrichtung mit den Merkmalen von Patentanspruch 7 gelöst. Weiterbildungen der Erfindung sind den abhängigen Patentansprüchen entnehmbar.
- 15 Ein wesentlicher Gedanke der Erfindung ist es, zur digitalen Frequenzkorrektur eines Signals den CORDIC (Coordinate Rotation Digital Computer)-Algorithmus zu verwenden. Mittels des CORDIC-Algorithmus kann nämlich verhältnismäßig einfach eine Frequenz- und Phasenkorrektur durchgeführt werden. Der
- 20 CORDIC-Algorithmus läßt sich mit einem geringen schaltungstechnischen Aufwand ausführen, so daß die Kosten einer darauf basierenden Schaltung - billiger Oszillator und CORDIC-Korrektur - geringer als bei einem aufwendigen kompensierten Oszillator sind.
- 25 Der CORDIC-Algorithmus ist in J.E.Volder, "The CORDIC trigonometric computing technique", IRE Trans.Electronic Computers, Vol.8, pp. 340-334, 1959, beschrieben; der Algorithmus ist N-fach iterativ und dient zur Drehung eines Vektors um
- 30 einen definierten Winkel $\alpha_n = \arctan(2^{-n})$, $n = 0, 1, \dots, N-1$. Stellt der Vektor, wie eingangs beschrieben, den Zeiger eines komplexen Signals dar, ist durch diese Drehung die Veränderung der Frequenz des Signals entsprechend einer Multiplikation mit einem Frequenzkorrektursignal möglich. Mit jeder
- 35 Iteration wird der Drehwinkel kleiner ($\alpha_0 = 45^\circ > \alpha_1 = 26,6^\circ > \dots > \alpha_{N-1}$), so daß sich die Frequenz des Signals mit

zunehmenden Iterationsschritt in immer kleineren Schritten ändert.

Die iterative Drehung um einen Winkel α kann durch die folgende lineare Kombination dargestellt werden:

$$\alpha \approx \sigma_0 \alpha_0 + \sigma_1 \alpha_1 + \dots + \sigma_{N-1} \alpha_{N-1} \quad (\sigma_n = \pm 1)$$

Die Genauigkeit der Drehung ist durch den kleinsten Drehwinkel α_{N-1} vorgegeben. Durch das Vorzeichen σ_n wird die Drehrichtung (+1 Gegen-Uhrzeigersinn, -1 Uhrzeigersinn) angegeben.

Ein Signal, das durch Abtastwerte der Inphase-Komponente I_n und der Quadratur-Komponente Q_n dargestellt ist, wird nun iterativ durch den CORDIC-Algorithmus um den Winkel α gedreht. Dazu können die einzelnen Drehungen gemäß dem CORDIC-Algorithmus durch einfache Schiebe- und Additionsoperationen ausgeführt werden:

$$I_{n+1} = I_n - \sigma_n 2^{-n} Q_n$$

$$Q_{n+1} = \sigma_n 2^{-n} I_n + Q_n$$

Mit der Formel $\alpha_n = \arctan(2^{-n})$ für den Drehwinkel kann die obige Gleichung auch folgendermaßen dargestellt werden:

$$I_{n+1} = \sqrt{1 + 2^{-2n}} \cdot [\cos(\sigma_n \alpha_n) \cdot I_n - \sin(\sigma_n \alpha_n) \cdot Q_n]$$

$$Q_{n+1} = \sqrt{1 + 2^{-2n}} \cdot [\sin(\sigma_n \alpha_n) \cdot I_n + \cos(\sigma_n \alpha_n) \cdot Q_n]$$

Nach N Drehungen erhält man:

$$I_N = K \cdot [\cos(z) \cdot I_0 - \sin(z) \cdot Q_0]$$

$$Q_N = K \cdot [\sin(z) \cdot I_0 + \cos(z) \cdot Q_0]$$

Mit $K \approx 1,647$. Dadurch kann das zu korrigierende Signal in der Frequenz eingestellt werden.

Bei dem erfindungsgemäßen Verfahren wird nun die komplexe Multiplikation der Abtastwerte $x(k)$ eines Signals, insbesondere eines Basisbandsignals, mit einem Frequenzkorrektursignal $z(k)$ durch den CORDIC-Algorithmus ausgeführt. Da im Prinzip keine "starre" Frequenzkorrektur, sondern eine aufgrund des CORDIC-Algorithmus variable Frequenzkorrektur stattfindet, spielt die Konstanz der Referenzfrequenz eines Oszillators keine große Rolle.

Um den CORDIC-Algorithmus für das erfindungsgemäße Verfahren einzusetzen, müssen allerdings einige Nachteile des Algorithmus durch die Erfindung ausgeglichen werden:

- Da der CORDIC-Algorithmus nur einen begrenzten Korrekturbereich von einem Drehwinkel von ungefähr 99° ermöglicht, ist eine Verringerung des zur Korrektur notwendigen Drehwinkels erforderlich. Hierzu ist erfindungsgemäß vorgesehen, den Drehwinkel so zu korrigieren, daß er immer einen Wert von kleiner oder gleich 90° aufweist. Der durch $z(k)$ dargestellte Drehwinkel wird Modulo- 2π in einem Register der Bitbreite N_w gespeichert. Der in dem Register gespeicherte Wert $w(k)$ wird durch die Formel $w(k) = w(k-1) + f \cdot T/m$ akkumuliert. Der Wert 111...111 für $w(k)$ entspricht dem größten Wert $1 - 2^{-N_w}$ entsprechend einem Winkel von $2\pi \cdot (1 - 2^{-N_w})$; durch einfaches Ignorieren eines Überlaufs des Registers wird somit die Modulo- 2π -Operation erreicht.

- Ferner ist es für ein optimales Ausführen des CORDIC-Algorithmus erforderlich, daß der durch das Frequenzkorrektursignal dargestellte Zeiger $z(k)$ im ersten oder vierten Quadranten der komplexen I/Q-Ebene liegt. Hierzu ist vorgesehen, daß die Inphase- und Quadratur-Komponente des Zeigers des zu korrigierenden Signal jeweils mit $(-1)^s$ multipliziert werden, $s = 0,1$, wenn der Zeiger im zweiten oder dritten Quadranten der komplexen I/Q-Ebene liegt und dann den Zeiger um den Winkel $z(k) - \pi$ zu drehen.

Das Vorzeichen-Flag s wird wie die Vorzeichen σ_n für die einzelnen Iterationen (Mikrorotationen) des CORDIC-Algorithmus berechnet. Erfindungsgemäß ist hierzu eine Vorzeichentabelle vorgesehen, in der für alle möglichen Rotationswinkel die
5 entsprechenden Vorzeichen der Mikrorotationen derart abgelegt sind, daß das Vorzeichen-Flag s und die beiden Vorzeichen σ_0 und σ_1 direkt berechnet werden und die übrigen Vorzeichen σ_n , $n = 2, 3, \dots, N-1$, aus den Bits w_2, w_3, \dots, w_{N+1} des in dem Register gespeicherten Werts $w(k)$ berechnet werden.

10

Die Bitbreite N_w des Registers und die Anzahl der Mikrorotationen N des CORDIC-Algorithmus beeinflussen den Korrekturbereich bzw. das Phasenrauschen des frequenzkorrigierten Signals $x(k) \cdot \exp(jz(k))$ und sind daher gemäß der Erfindung wie
15 folgt zu wählen.

Die Bitbreite N_w sollte für einen korrigierbaren Frequenzbereich Δf die folgende Ungleichung erfüllen:

20
$$N_w \geq \log_2(m) - \log_2(\Delta f \cdot T)$$

Für ein gewünschtes Signal-zu-Phasenrausch-Verhältnis SNR sollte die Anzahl N der Mikrorotationen wie folgt gewählt werden:

25

$$(SNR + 3)/6 \leq N \leq N_w - 2$$

Damit wird das gewünschte Signal-zu-Phasenrausch-Verhältnis SNR erreicht, wobei die obere Grenze für N durch die Bit-
30 breite des Registers vorgegeben ist.

Schließlich müssen bei der Implementierung des CORDIC-Algorithmus noch zwei Guard-Bits in jeder Iteration des Algorithmus vorgesehen werden, um den größtmöglichen Wert des Skalierungsfaktors, nämlich $\sqrt{2} \cdot K \approx \sqrt{2} \cdot 1,647 \approx 2,33$ verarbeiten zu können. K ist der Skalierungsfaktor aufgrund des
35 CORDIC-Algorithmus und $\sqrt{2}$ ist der mögliche "Wachstums-

faktor" der Inphase- und Quadratur-Komponente durch den CORDIC-Algorithmus. Demnach sollte die Ein- und Ausgangsbitbreite des CORDIC-Algorithmus so groß wie möglich sein, vorzugsweise mindestens größer als $N + 2$. Andernfalls wird durch Rundungsfehler des CORDIC-Algorithmus ein größeres Rauschen als durch Phasenfehler erzeugt.

Die folgende Beschreibung von bevorzugten Ausführungsformen der Erfindung anhand von Zeichnungen dient zur weiteren Erklärung der Erfindung. In der Zeichnung zeigt:

Figur 1 ein Blockschaltbild mit den wesentlichen Komponenten zur Durchführung des erfindungsgemäßen Verfahrens,

Figur 2 den Aufbau der Vorzeichen-Tabelle für den CORDIC-Algorithmus,

Figur 3 den Aufbau eines Mikrorotationsblockes für den CORDIC-Algorithmus, und

Figur 4 den Einsatz des erfindungsgemäßen Verfahrens in einem Transceiver eines GSM-Mobiltelefones.

In Figur 1 werden Abtastwerte i_0 und q_0 der Inphase- bzw. Quadratur-Komponente eines komplexen Basisbandsignals $x(k)$ einem Quadrantenkorrekturblock 10 zugeführt (k bezeichnet hierbei die diskreten Abtastzeitpunkte). Der Quadrantenkorrekturblock 10 bewirkt, daß der durch das Basisbandsignal $x(k)$ dargestellte Zeiger in der komplexen Inphase-/Quadraturebene im ersten oder vierten Quadranten liegt. Liegt der Zeiger nämlich in dem zweiten oder dritten Quadranten, arbeitet der CORDIC-Algorithmus nicht richtig. Wie bereits beschrieben, muß die Inphase- und die Quadratur-Komponente jeweils mit -1 multipliziert werden, wenn der Zeiger im zweiten oder dritten Quadranten der komplexen I/Q-Ebene liegt.

Dem Quadrantenkorrekturblock 10 sind in Reihe N Mikrorotationsblöcke nachgeschaltet, von denen nur drei Blöcke 11, 12 und 13 dargestellt sind. Jeder Mikrorotationsblock berechnet einen Schritt des CORDIC-Algorithmus, d.h. dreht den durch die Inphase- und Quadratur-Komponente dargestellten Zeiger in der komplexen I/Q-Ebene um einen Winkel $\pm \alpha_n = \pm \arctan(2^{-n})$. Am Eingang des Mikrorotationsblockes 11 liegen die Komponenten I_0 und Q_0 an, die am Ausgang als Komponenten I_1 und Q_1 einen um den Winkel $\pm \alpha_0 = \pm \arctan(1)$ gedrehten Zeiger darstellen. Am Ausgang des Mikrorotationsblockes 12 liegen die Komponenten I_2 und Q_2 an, die einen um den Winkel $\pm \alpha_1 = \pm \arctan(2^{-1})$ gedrehten Zeiger darstellen. Schließlich liegt am Ausgang des Mikrorotationsblockes 13 nach Durchlaufen von N Stufen des CORDIC-Algorithmus ein durch die Komponenten I_N und Q_N dargestellter Zeiger an, der das frequenzkorrigierte komplexe Basisbandsignal darstellt. Bei jeder Drehung in einem Mikrorotationsblock wird entweder im Gegen-Uhrzeigersinn oder im Uhrzeigersinn gedreht. Die Drehrichtung hängt dabei von den Vorzeichen σ_n ab.

20

Die Vorzeichen σ_n und das Eingangssignal s für den Quadrantenkorrekturblock 10 werden von der Vorzeichentabelle 14 erzeugt. Die Vorzeichentabelle 14 wird von einem Register 31 mit einer Bitbreite N_w angesteuert, in dem ein Registerwert w mit N_w Bits abgelegt ist. Dabei werden die ersten $(N+2)$ Bits von $w(k)$ des Registers 31 der Vorzeichentabelle 14 zugeführt.

25

In Figur 2 ist der Aufbau der Vorzeichentabelle 14 dargestellt. Das Eingangssignal s für den Quadrantenkorrekturblock 10 wird durch eine logische XOR-Verknüpfung 16 der beiden niederwertigsten Bits w_0 und w_1 des Registerwerts w berechnet. Das erste Vorzeichen σ_0 entspricht direkt dem Bit w_1 des Registerwerts w . Das zweite Vorzeichen σ_1 wird durch Invertierung 17 des Bits w_2 des Registerwerts w berechnet. Die restlichen Vorzeichen σ_2 bis σ_{N-1} sind in einem Festwertspeicher 15 (ROM: Read Only Memory) abgelegt, in dem 2^N ($N - 2$) Bits gespeichert sind. Durch die Berechnung von s , σ_0 und σ_1

30

35

aus den drei niederwertigsten Bits w_0 bis w_2 kann das ROM bzw. der Festwertspeicher 15 kleiner ausfallen, ansonsten wäre nämlich eine Speicherkapazität von $2^{N+2} \cdot (N + 1)$ Bits erforderlich.

5

Die folgende Tabelle verdeutlicht die Berechnung von s , σ_0 und σ_1 aus den drei niederwertigsten Bits w_0 bis w_2 des Registerwerts w und den entsprechenden Drehwinkelbereich:

w_0	w_1	w_2	Drehwinkelbereich		Quadrant	S	σ_0	σ_1
0	0	0	0°	45°	I	0	0	1
0	0	1	45°	90°	I	0	0	0
0	1	0	90°	135°	II	1	1	1
0	1	1	135°	180°	II	1	1	0
1	0	0	180°	225°	III	1	0	1
1	0	1	225°	270°	III	1	0	0
1	1	0	270°	315°	IV	0	1	1
1	1	1	315°	360°	IV	0	1	0

10

Die Vorzeichen σ_n sind so kodiert, daß eine logische "0" eine Drehung im Gegen-Uhrzeigersinn und eine logische "1" eine Drehung im Uhrzeigersinn bedeutet.

15

Die Eingangsbits der Vorzeichentabelle 14, d.h. der Registerwert w wird durch eine Akkumulation $w(k) = w(k-1) + f \cdot T/m$ ausgehend von dem Vorgabewert $f \cdot T/m$ berechnet. Hierzu ist ein Addierer 18 und ein Verzögerungsglied 19 vorgesehen. Das Verzögerungsglied 19 verzögert den letzten Registerwert $w(k-1)$ um die Zeit T/m . Der Addierer addiert dann den Vorgabewert $f \cdot T/m$, der die Korrekturfrequenz f vorgibt, zu $w(k-1)$. Das Ergebnis der Addition ergibt dann den neuen Registerwert w für das Register 31.

20

25

In Figur 3 ist der Aufbau eines Mikrorotationsblockes dargestellt, der die eingangs beschriebene CORDIC-Grundoperation

$$I_{n+1} = I_n - \sigma_n 2^{-n} Q_n$$

$$Q_{n+1} = \sigma_n 2^{-n} I_n + Q_n$$

berechnet. Hierzu ist ein erstes und zweites Schieberegister 20 bzw. 21 vorgesehen, das jeweils die Inphasekomponente I_n bzw. Quadraturkomponente Q_n um n Bits verschiebt (2^{-n}). Die um n Bits geschobene Inphasekomponente I_n bzw. Quadraturkomponente Q_n wird dann mit dem Vorzeichen σ_n bzw. $-\sigma_n$ multipliziert, d.h. das Vorzeichen der geschobenen Komponenten wird entsprechend verändert, und zu der ursprünglichen Quadraturkomponente Q_n bzw. Inphasekomponente I_n in einem ersten 22 bzw. zweiten 23 Akkumulator addiert. Als Ergebnis ergibt sich ein gedrehter Zeiger, dargestellt durch die Inphasekomponente I_{n+1} und Quadraturkomponente Q_{n+1} .

Figur 4 zeigt den bevorzugten Einsatz des erfindungsgemäßen Verfahrens in einem Transceiver eines GSM-Mobiltelefones. Abtastwerte $x(k)$ eines Basisbandsignals werden einem digitalen Vorfilter 24 zugeführt, das mit einer hohen Taktrate betrieben wird, die ein Vielfaches der Abtastrate von 2 des Basisbandsignals beträgt.

Dem digitalen Vorfilter 24 ist ein erster Dezimator 25 nachgeschaltet, der die hohe Taktrate des Ausgangssignals der Vorfilters 24 auf eine geringere Taktrate teilt.

Dem ersten Dezimator 25 ist ein Offset-Kompensationsblock 26 zur Kompensation eines gegebenenfalls in dem Basisbandsignal enthaltenen DC-Offset, d.h. Gleichanteils, vorgesehen. Der zu kompensierende Offset wird dem Offset-Kompensationsblock 26 von einem digitalen Signalprozessor 30 vorgegebenen. Der digitale Signalprozessor 30 schätzt anhand erstes Abtastwerte des Basisbandsignals einen gegebenenfalls in dem Signal enthaltenen Offset bzw. Gleichanteil und führt diesen geschätzten Anteil dem Offset-Kompensationsblock 26 zur Kompensation zu. Würde ein Offset des Basisbandsignals nicht beseitigt werden, so wird dieser Offset durch den CORDIC-Algorithmus in ein störendes Sinussignal überführt, das beispielsweise in

dem digitalen Signalprozessor 30 nur aufwendig wieder zu beseitigen ist.

5 Dem Offset-Kompensationsblock 26 ist ein CORDIC-Frequenzkorrekturblock 27 zur Durchführung des erfindungsgemäßen Verfahrens nachgeschaltet. Die Korrekturfrequenz f , um die das Basisbandsignal korrigiert werden soll, wird dazu dem CORDIC-Frequenzkorrekturblock 27 von dem digitalen Signalprozessor 30 zugeführt. Der CORDIC-Frequenzkorrekturblock 27 korrigiert
10 die Frequenz des Basisbandsignals wie vorher beschrieben um die Korrekturfrequenz f .

Dem CORDIC-Frequenzkorrekturblock 27 ist ein digitales Nachfilter 28 nachgeschaltet, das genau mit der zweifachen Abtastrate 2 des Basisbandsignals getaktet ist. Das digitale
15 Nachfilter 28 ist ein Tiefpaßfilter mit einer sehr großen Flankensteilheit und dient zum Beseitigen störender Frequenzen und von Rauschen des Basisbandsignals.

20 Mit einem zweiten Dezimator 29 wird dann das frequenzkorrigierte und mehrfach gefilterte Basisbandsignal um den Faktor 2 auf die Abtastrate des Basisbandsignals dezimiert und dem digitalen Signalprozessor 30 zur weiteren Verarbeitung zugeführt.

25 An dieser Stelle sei darauf hingewiesen, daß sich das erfindungsgemäße Verfahren und die entsprechende Vorrichtung zur Durchführung des Verfahrens auch bevorzugt zum Einsatz in dem Sender und Empfänger eines UMTS (Universal Mobile Telecommunication System)-Mobilfunkgerätes zur Frequenzkorrektur eignet.
30 Eine weitere Anwendung ist der Einsatz des erfindungsgemäßen Verfahrens überall dort in Sendern und Empfängern, wo das erfindungsgemäße Verfahren und die entsprechende Einrichtung neben der Frequenzkorrektur auch zur digitalen Frequenzmischung dient. Da die Aufgaben der Frequenzkorrektur und der
35 Frequenzmischung sehr verwandt sind, läßt sich auf diese Weise der traditionelle Mischer sparen und somit der Aufwand

nochmals deutlich reduzieren. Beispiele für solche Sender und Empfänger findet man im Schnurlos-Telefon des DECT-Standards (Digital Enhanced Cordless Telephone), DVB (Digital Video Broadcasting) und Kabelmodem.

5

Bezugszeichenliste

10	Quadrantenkorrekturblock
11 - 13	Mikrorotationsblöcke des CORDIC-Algorithmus
14	Vorzeichentabelle
15	Festwertspeicher (ROM)
16	XOR-Verknüpfung
17	Invertierung
18	Addierer
19	Verzögerungsglied
20, 21	erstes, zweites Schieberegister
22, 23	erster, zweiter Akkumulator
24	digitales Vorfilter
25	erster Dezimator
26	Offset-Kompensationsblock
27	CORDIC-Frequenzkorrekturblock
28	digitales Nachfilter
29	zweiter Dezimator
30	digitaler Signalprozessor
31	Register

Zusammenfassung

Verfahren und Schaltungsanordnung zur digitalen Frequenzkorrektur eines Signals

- 5 Die Erfindung betrifft ein Verfahren und eine Schaltungsanordnung zur digitalen Frequenzkorrektur eines Signals, insbesondere zum Einsatz in einer Sender-/Empfängerschaltung. Zur Frequenzkorrektur eines komplexen digitalen Signals wird mit-
- 10 tels des CORDIC-Algorithmus der Zeiger (i_0 , q_0) des Signals in der komplexen I/Q-Ebene um einen vorgegebenen Winkel entsprechend einer Korrekturfrequenz gedreht. Der CORDIC-Algorithmus weist entsprechend seiner N-Stufen Mikrorotations-
- 15 Register (31) auf.

[Figur 1]

Patentansprüche

1. Verfahren zur digitalen Frequenzkorrektur eines Signals, das mit einem Abtasttakt (k) abgetastet und digitalisiert wird ($x(k)$) und das mittels eines CORDIC-Algorithmus mit N -Stufen derart verarbeitet wird, daß die Frequenz des Signals ($x(k)$) um eine vorgebbare Frequenz geändert wird, wobei
 - das Signal ($x(k)$) durch einen ersten Vektor mit der ersten Inphasekomponente (i_0) und der ersten Quadraturkomponente (q_0) in der komplexen I/Q-Ebene dargestellt wird,
 - wobei der erste Vektor mittels des CORDIC-Algorithmus um einen vorgegebenen Winkel ($z(k)$) auf einen zweiten Vektor mit einer zweiten Inphasekomponente (I_N) und zweiten Quadraturkomponente (Q_N) abgebildet wird und der zweite Vektor das Signal mit einer geänderten Frequenz und Phase darstellt,
 - wobei sich der vorgegebene Winkel ($z(k)$) aus einer Vielzahl von N verschiedenen Drehwinkeln (α_n) zusammensetzt,
 - wobei jeder der verschiedenen Drehwinkel (α_n) gemäß der Formel $\arctan(2^{-n})$, $n = 0, 1, \dots, N-1$ berechnet wird und jeweils mit einem Vorzeichen (σ_n) versehen wird, das die Drehrichtung angibt.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der vorgegebene Winkel ($z(k)$) auf einen Bereich von 0 bis 2π dadurch begrenzt wird, daß der Winkel ($z(k)$) durch einen Registerwert ($w(k)$) dargestellt wird, dessen Bitbreite den Bereich von 0 bis 2π des Winkels ($z(k)$) vorgibt, wobei der Registerwert ($w(k)$) in jedem Takt (k) des Abtasttaktes durch Addition eines dem vorgegebenen Winkel ($z(k)$) zugeordneten Wertes ($f T/m$) und des Registerwertes ($w(k-1)$) des vorhergehenden Taktes ($k-1$) des Abtasttaktes berechnet wird und ein Überlauf des Registerwerts ($w(k)$) vernachlässigt wird.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der vorgegebene Winkel ($z(k)$) auf

einen Bereich von $-\pi/2$ bis $+\pi/2$ dadurch begrenzt wird, daß vor dem CORDIC-Algorithmus eine Quadrantenkorrektur durchgeführt wird, wobei die erste Inphasekomponente (i_0) und die erste Quadraturkomponente (q_0) jeweils mit $(-1)^s$, $s = 0, 1$, multipliziert wird.

4. Verfahren nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß die Bitbreite N_w des Registerwerts ($w(k)$) die folgende Bedingung erfüllt:

$$N_w \geq \log_2(m) - \log_2(\Delta f T),$$

wobei m der Überabtastfaktor des Signals ($x(k)$), Δf die vorgebbare Frequenz und T die Symboldauer eines digitalen Wertes des Signals ($x(k)$) darstellt.

5. Verfahren nach einem der Ansprüche 2 - 4, dadurch gekennzeichnet, daß die Anzahl N der Stufen des CORDIC-Algorithmus für ein vorgegebenes Signal-Phasenrauschen-Verhältnis SNR und eine Bitbreite N_w des Registerwertes ($w(k)$) die folgende Bedingung erfüllt:

$$(SNR + 3)/6 \leq N \leq N_w - 2.$$

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß in jeder Stufe des CORDIC-Algorithmus zwei Guard-Bits vorgesehen sind und die Ein- und Ausgangsbitbreite des CORDIC-Algorithmus wenigstens größer als $N + 2$ ist.

7. Vorrichtung zur digitalen Frequenzkorrektur eines Signals, das mit einem Abtasttakt (k) abgetastet und digitalisiert ($x(k)$) ist,

- wobei eine Reihenschaltung von N Mikrorotationsblöcken (11 - 13) vorgesehen ist, der das Signal (i_0 , q_0) zugeführt wird,
- wobei jeder Mikrorotationsblock (11 - 13) jeweils ein Vorzeichen (σ_n) aus einer Vorzeichentabelle (14) zugeführt wird,

- wobei ein Register (31) vorgesehen ist, dessen Registerwert ($w(k)$) der Vorzeichentabelle (14) als Adresse zugeführt wird,
- wobei ein Addierer (18) und ein Verzögerungsglied (19) vorgesehen sind und der Addierer (18) einen vorgegebenen digitalen Frequenzwert ($f \cdot T/m$) mit dem Ausgangswert des Verzögerungsglieds (19) addiert und das Ergebnis in dem Register (31) speichert und dem Verzögerungsglied (19) der Registerwert ($w(k-1)$) des vorhergehenden Taktes ($k-1$) zugeführt wird.

8. Vorrichtung nach Anspruch 7, dadurch gekennzeichnet, daß der Reihenschaltung der Mikrorotationsblöcke (11 - 13) ein Quadrantenkorrekturblock (10) vorgeschaltet ist, dem ein Eingangssignal (s) zugeführt wird, wobei ein das Signal darstellende Vektor (i_0, q_0) in den ersten oder vierten Quadranten der komplexen I/Q-Ebene durch den Quadrantenkorrekturblock (10) gedreht wird.

9. Vorrichtung nach Anspruch 7 oder 8, dadurch gekennzeichnet, daß jeder Mikrorotationsblock (11 - 13) zwei Schieberegister (20, 21) zum Schieben der Komponenten eines Eingangsvektors (I_n, Q_n) des Mikrorotationsblocks (11 - 13) um n Bits und zwei Akkumulatoren (22, 23) zum Addieren der Komponenten des Eingangsvektors (I_n, Q_n) mit den Ausgangswerten der Schieberegister (20, 21) aufweist, wobei die Ausgangswerte der Schieberegister (20, 21) mit dem jeweiligen Mikrorotationsblock (11 - 13) zugeordneten Vorzeichen (σ_n) versehen sind.

10. Vorrichtung nach Anspruch 7, 8 oder 9, dadurch gekennzeichnet, daß die Vorzeichentabelle (14) einen Festwertspeicher (15) für 2^N ($N - 2$) Bits und ein XOR-Gatter (16) und einen Inverter (17) zur Erzeugung der Vorzeichen (σ_0, σ_1) für den ersten und zweiten Mikrorotationsblock (11, 12) und des Eingangssignals (s) für den Quadrantenkorrekturblock (10) aufweist.

11. Vorrichtung nach Anspruch 10, dadurch gekennzeichnet, daß das Eingangssignal (s) für den Quadrantenkorrekturblock (10) durch eine logische XOR-Verknüpfung der beiden niederwertigsten Bits (w_0 , w_1) des Registerwerts ($w(k)$) gebildet wird.
12. Vorrichtung nach Anspruch 10 oder 11, dadurch gekennzeichnet, daß das Vorzeichen (σ_0) für den ersten Mikrorotationsblock (11) dem zweiten Bit (w_1) des Registerwerts ($w(k)$) entspricht.
13. Vorrichtung nach Anspruch 10, 11 oder 12, dadurch gekennzeichnet, daß das Vorzeichen (σ_1) für den zweiten Mikrorotationsblock (12) dem invertierten dritten Bit (w_2) des Registerwerts ($w(k)$) entspricht.
14. Empfänger eines Mobilfunkgerätes, der ein Basisbandfilter mit mehreren Stufen (24 - 30) zur Filterung und Verarbeitung eines empfangenen Basisbandsignals ($x(k)$) aufweist und wobei das Verfahren nach einem der Ansprüche 1 bis 6 und/oder die Vorrichtung nach einem der Ansprüche 7 bis 13 vor der letzten Stufe (28) des Basisbandfilters zur Frequenzkorrektur des Basisbandsignals ($x(k)$) vorgesehen ist.
15. Empfänger nach Anspruch 14, dadurch gekennzeichnet, daß vor dem Verfahren nach einem der Ansprüche 1 bis 6 und/oder der Vorrichtung nach einem der Ansprüche 7 bis 13 eine Offset-Kompensation (26) des Basisbandsignals ($x(k)$) zur Entfernung von Gleichanteilen vorgesehen ist.
16. Empfänger nach Anspruch 14 oder 15, dadurch gekennzeichnet, daß der Empfänger in einem GSM- oder UMTS-Mobilfunkgerät eingesetzt wird.

17. Verwendung des Verfahrens nach einem der Ansprüche 1 bis 6 und/oder der Vorrichtung nach einem der Ansprüche 7 bis 13 in einem Kommunikationssystem zum digitalem IF-Mischen und/oder Frequenzkorrektur.

1 10 0 0

1/2

FIG 1

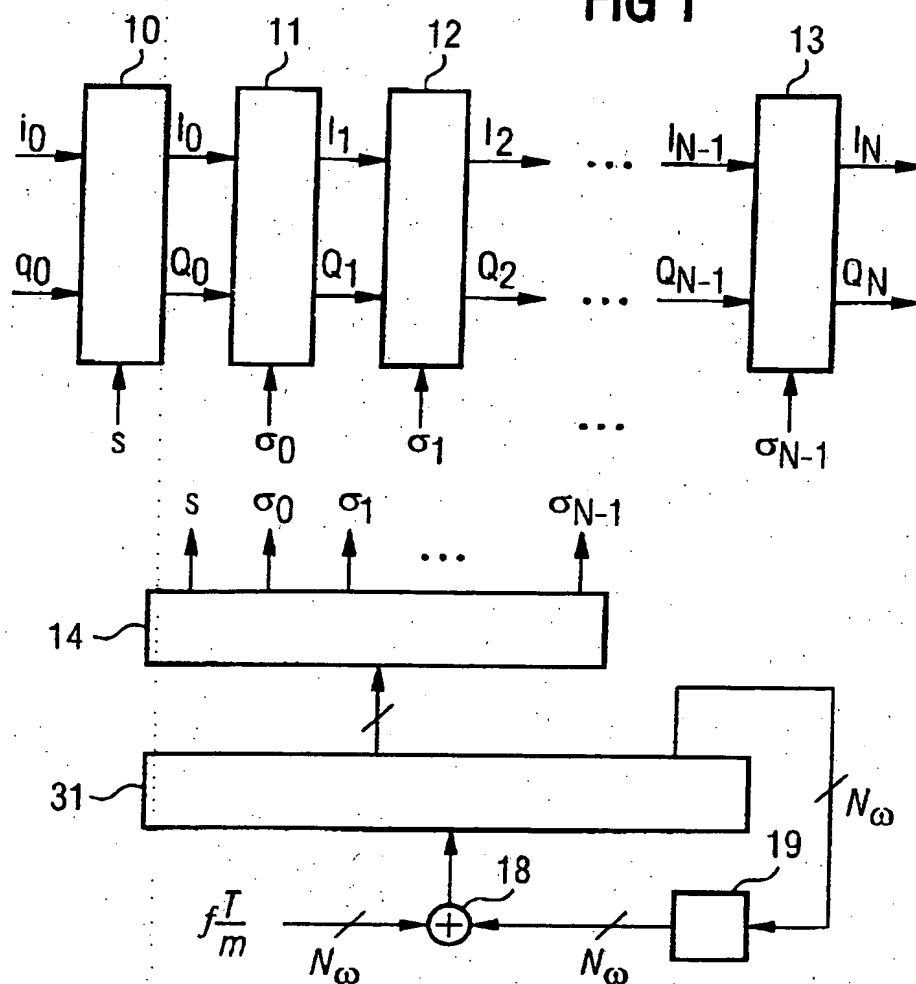


FIG 2

